

# Desenvolvimento de Receptor COTS GPS aplicável em controle de trajetória de satélites e UAVs.

Elói Fonseca

Wagner Chiepa Cunha

Instituto Tecnológico da Aeronáutica. ITA-CTA, Praça Mal. Eduardo Gomes, 50 – 12228-900, São José dos Campos, SP

**Resumo** — O emprego de receptores GPS na determinação de tempo, atitude e posição tem se ampliado dada sua utilidade. Este trabalho descreve o desenvolvimento de receptores GPS baseado no conceito *Commercial off-the-shelf* (COTS), onde o cumprimento dos requisitos para uma aplicação embarcada em plataforma aérea ou espacial pode ser atingido com a seleção adequada dos componentes e linhas de projeto adotados. O emprego de Sistema Operacional de Tempo Real (RTOS) com o conceito de plataforma *General Public License-GPS* (GPL-GPS), permite incorporar os algoritmos necessários à otimização das funções de forma personalizada aos requisitos da missão da plataforma aérea ou espacial.

**Palavras-Chave** — COTS, GPS, RTOS.

## I. INTRODUÇÃO

A aplicação de tecnologia de controle de posicionamento global através de receptores GPS em plataformas terrestres, navais ou aéreas tem sido intensificado em função da disponibilidade de fornecedores de equipamentos aplicáveis a estas plataformas[1]. Dada a dinâmica envolvida no deslocamento de satélites e veículos de elevada velocidade, como dispositivos de lançamento de satélites, torna-se necessária a adequação do processamento dos sinais no receptor GPS às características de resposta compatíveis[1-4].

O uso de componentes comerciais em projetos, empregando programas de qualificação de sistemas aos requisitos de aplicação necessários é a base do conceito *Commercial off-the-shelf* (COTS), que permite viabilizar o desenvolvimento de sistemas experimentais para aplicações espaciais[1-3].

O desenvolvimento de software dedicado para sistemas GPS tem um custo elevado e inclui regras de restrição de licença do software e hardware. A proposta que equaciona esta questão é o emprego de uma plataforma de sistema operacional de tempo real (RTOS) aberta que permite o desenvolvimento de uma plataforma *open source* GPS completa, onde os algoritmos empregados possam ser adaptados às necessidades operacionais do sistema[1-4].

A proposta de emprego desta tecnologia como equipamento auxiliar de missão em satélite em desenvolvimento no Instituto Nacional de técnica Aeroespacial (INTA), na Espanha foi o principal motivador para o desenvolvimento do modelo final de engenharia deste trabalho.

Elói Fonseca, eloif@ita.cta.br, Tel. +55-12-3947-6885, Cel. +55-12-8139-3422, Instituto Tecnológico da Aeronáutica - Divisão de Eletrônica, Wagner Chiepa Cunha Ph. D., chiepa@ita.br, Tel. +55-12-3947-5994, Instituto Tecnológico da Aeronáutica - Divisão de Eletrônica.

## II. CONCEITOS

Os conceitos de projeto de um *General Public Licence Ground Positioning System* (GLP-GPS), baseiam-se na filosofia de fonte aberta (*open source*), sendo adotada por muitos desenvolvedores de sistemas como uma forma cooperativa de trabalho, que propicia ao pesquisador a possibilidade de interagir com outros núcleos de pesquisa.

Os cinco princípios base do conceito GLP-GPS são [1]:

- *open source*;
- *open hardware*;
- portabilidade;
- custo reduzido e
- disponibilidade.

As aplicações visadas para o desenvolvimento de projetos de receptores GLP-GPS baseado no conceito COTS são[1]:

- UAVs;
- robótica;
- micro e nano satélites e
- laboratórios acadêmicos experimentais.

Analisando a estrutura básica de um sistema receptor GPS convencional temos os seguintes conjuntos:

- Antena;
- Etapa de Radio Frequência (*RF front end*);
- Conversor analógico/digital (ADC);
- Correlator (no mínimo 4 canais) e
- Processador.

Uma representação simplificada funcional de um sistema receptor GPS é apresentada na figura 1.

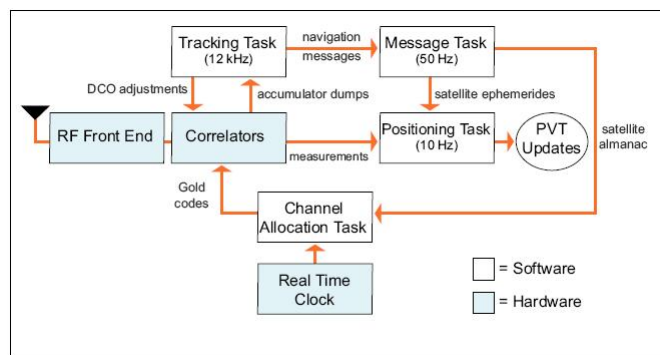


Fig. 1 – Estrutura funcional do receptor GPS [1].

Cada um dos conjuntos tem requisitos de projeto que devem ser avaliados de forma criteriosa, dependendo da aplicação que se tem como objetivo, este artigo enfocará as etapas de analógica (RF e correlator) e digital (Processador), sendo o tema das antenas abordado em outro estudo posterior, inicialmente serão empregadas antenas comercialmente disponíveis.

### III. PROJETO

Para as aplicações em dinâmica elevada, como é o caso dos satélites, um *chipset* para GPL-GPS requer número mínimo de correlatores igual ou superior a oito canais (a quantidade desejável é igual ou superior a doze canais), uma arquitetura compatível com emprego de processamento de alta performance e existência de um código base em fonte aberta [1].

Na tabela 1 apresenta uma comparação entre os *chipsets* analisados durante a pesquisa:

Tabela 1 – Comparação entre *chipsets* para receptor GPS

Fabricante	Modelo	Processador	Open System Source	Custo	Arquitetura aberta
Atmel	ATR0620	ARM7TDMI	-	+	-
Nemerix	NJ1030	SPARC V8	-	-	+
SiRF	SiRFStar III	ARM11	-	-	-
Thales	Baldur	ARM7TDMI	-	+	-
u-Nav	uN8031B	V-DSP	-	+	-
Zarlink	GP4020	ARM7TDMI	+	+	+

Assim o modelo escolhido para emprego foi o proposto pela empresa Zarlink [4], em função da disponibilidade de aquisição, o qual é apresentado na figura 2.

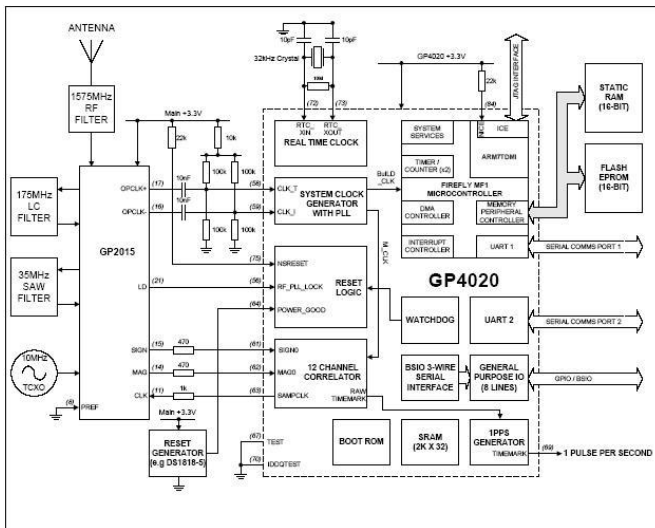


Fig. 2 – Estrutura bloco receptor GPS baseado no *chipset* GP4020 [4].

Os dispositivos dedicados à etapa de rádio frequência (RF *front end*) empregam uma estrutura em blocos como na figura 3.

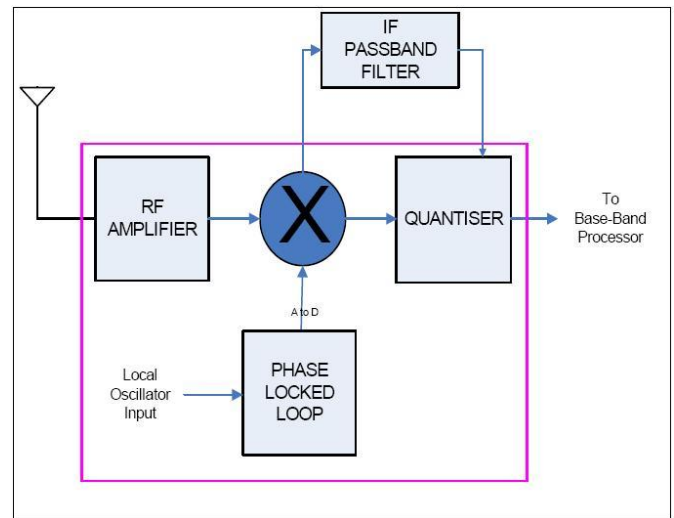


Fig. 3 – Estrutura bloco RF *front end* [6].

A solução apresentada pela Zarlink, o dispositivo GP2015, apresentado na figura 4, constitui um dispositivo ultra miniaturizado que contém todos os circuitos necessários para a aquisição do sinal GPS, com exceção dos filtros de frequência intermediária (FI).

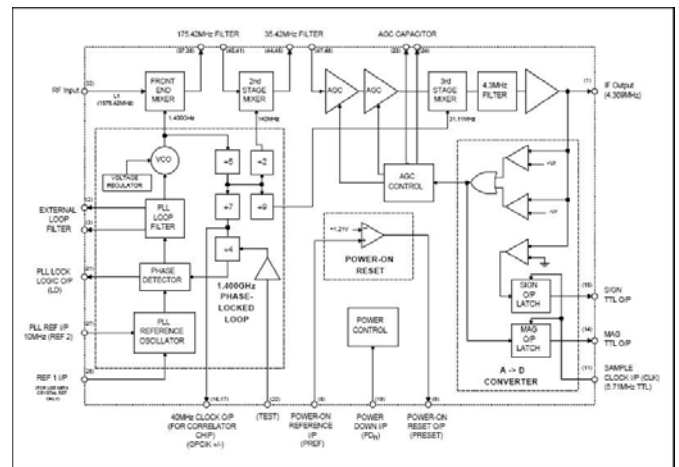


Fig. 4 – Estrutura RF *front end* GP2015 [5].

As principais características do GP4020 são:

- correlator completo de 12 canais;
- microprocessador ARM7TDMI(Thumb);
- Firefly MF1 core;
- 2 canais seriais de comunicação;
- Interface JTAG integrada;
- *real time clock* de 32KHz;
- 8k bytes (2k x 32 bit) RAM interna;
- 1k bytes (512 x 16 bit) boot ROM interna;
- acesso RAM/ROM externas;
- baixo consumo e capacidade de operar em *stand by*.

A estrutura interna do GP4020 pode ser vista na figura

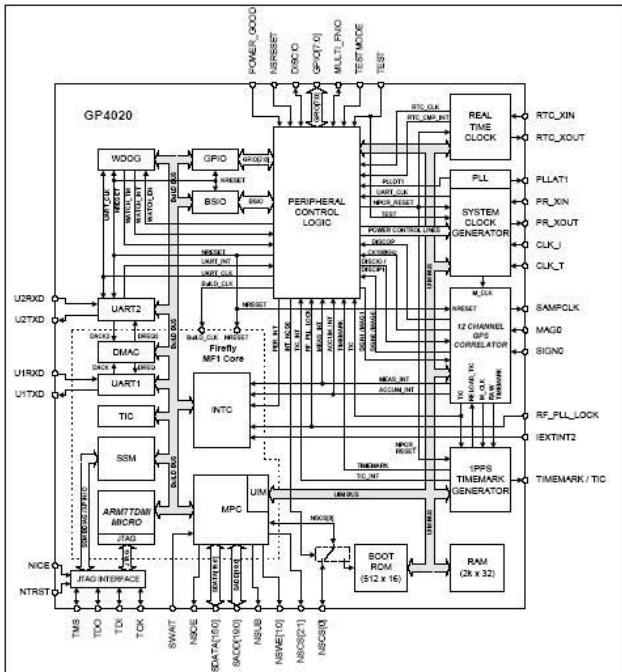


Fig. 5 – Estrutura bloco do chipset GP4020 [4].

A seleção de software para o sistema operacional foi baseada no emprego da plataforma operacional REDBOOT, baseada no sistema operacional de tempo real eCos para aplicações embarcadas [8], sendo o fator decisivo a existência de ampla gama de trabalhos e fóruns nas comunidades de desenvolvimento de software *open source*.

#### IV. AVALIAÇÃO CONCEITUAL

Para essa investigação foi empregada a implementação do protótipo desenvolvido experimentalmente no Instituto Nacional de Técnica Aeroespacial (INTA) apresentado na figura 6, foi adotada a arquitetura apresentada na figura 1 com algumas modificações, porém conservando a estrutura funcional do sistema.

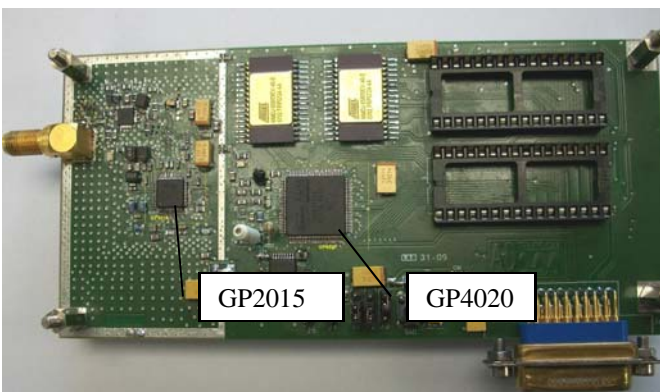


Fig. 6 – Protótipo receptor COTS GPS.

O projeto das placas de circuito impresso do protótipo em avaliação foi desenvolvido empregando como ferramenta o software Altium versão 6.6, sendo empregada

uma estrutura multicamada, adequada ao nível de integração necessária.

A plataforma de software empregada foi o REEDBOT compilado para o GP4020, disponível nos fóruns da comunidade de desenvolvimento GLP-GPS[6-7], como apresentado na figura 7, onde é empregado o canal 1 de comunicação serial para estabelecer comunicação e carregar programas ou enviar diretivas de comando e variáveis, além de emprego e o canal 2 de comunicação serial para transmitir mensagens num computador atuando como terminal remoto.

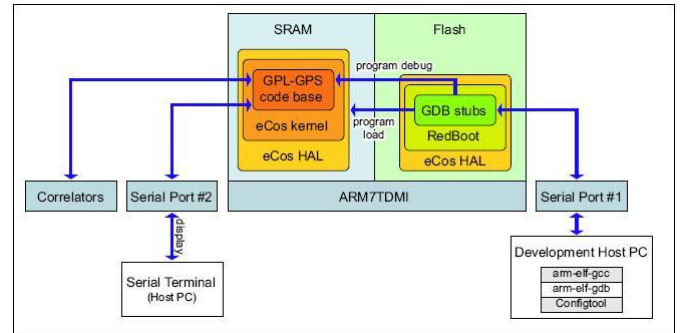


Fig. 7 – Setup experimental GPL-GPS [1].

Foram realizados testes iniciais no sistema, que demonstraram ser promissor o emprego do conceito COTS no desenvolvimento de receptores GPS para aplicações embarcadas, sendo que na fase atual estão em desenvolvimento os algoritmos otimizados necessários à elevada dinâmica de deslocamento dos veículos alvo do estudo.

Após a realização de testes funcionais, foi desenvolvida a versão para avaliação experimental (EM) já nas dimensões e configuração da versão de qualificação (QM), sendo para isso segmentado o sistema em duas placas de circuito impresso, uma etapa de front-end de RF e outra etapa de processamento digital, ilustrado na figura 8.

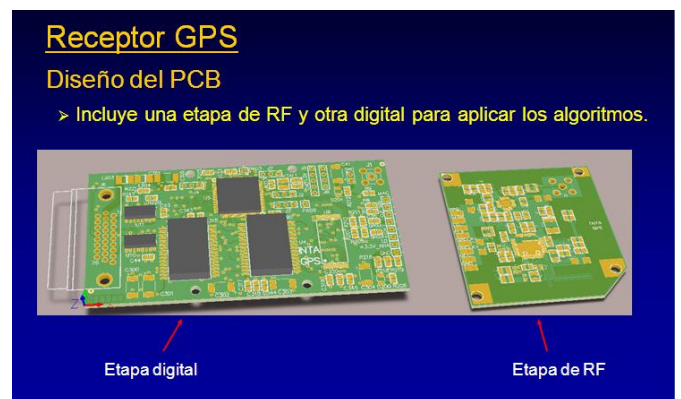


Fig. 8 – Modelo das placas de circuito do modelo EM  
Fonte: Instituto Nacional de Técnica Aeroespacial (INTA)

A antena projetada e fabricada para emprego com este receptor experimental, já adaptada para os requisitos do satélite INTA MICROSAT 1 é apresentada na figura 9.



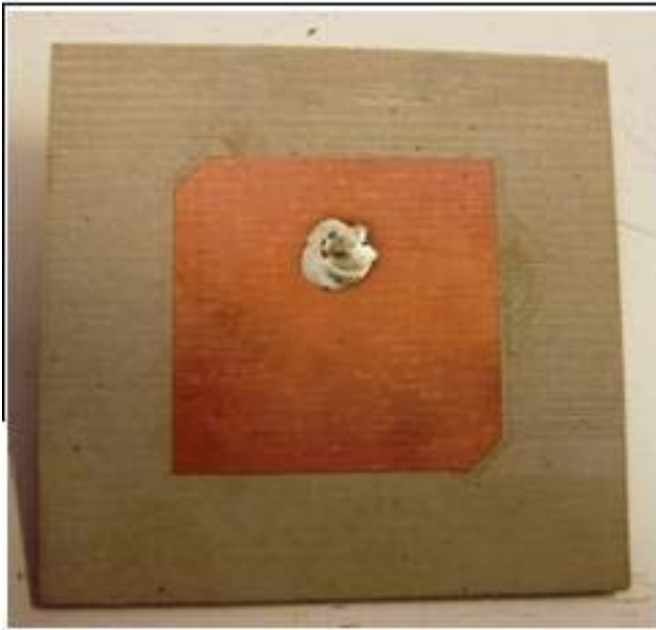


Fig. 9 – Antena do protótipo de receptor GPS

Fonte: Instituto Nacional de Técnica Aeroespacial (INTA)

Alguns projetos já realizados foram também estudados nesta investigação para avaliar a viabilidade e linhas de pesquisa em curso.

Um dos trabalhos avaliados foi o SGR-05UV[2], baseado no receptor comercial MG5001, que emprega um GP4020 e um GP2015 como *chipset* e *RF front end* respectivamente. O protótipo pode ser visto na figura 10.

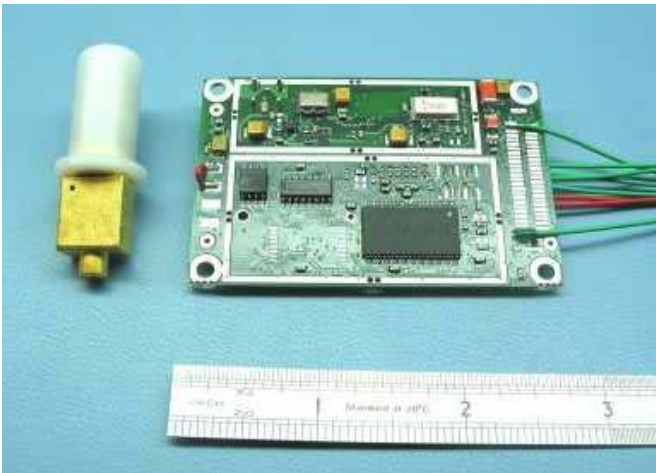


Fig. 10 – Protótipo receptor SRG-05UV[2].

Os resultados experimentais disponibilizados pelos pesquisadores está na tabela 3.

Tabela 3 – Acuracidade do receptor GPS empregando um modelo dinâmico simplificado

	Posição(m)	Velocidade(cm/s)
Radial	+0.16 ± 0.49	+0.20 ± 1.91
Along-Track	-0.08 ± 0.21	-0.42 ± 0.72
Cross Track	-0.00 ± 0.18	-0.32 ± 0.83

Deve-se observar que a performance do receptor foi avaliada na ausência de erros de *delay* ionosférico ou efemérides. Os erros típicos encontrados em órbitas baixas como 700km limitam a acuracidade em posicionamento em 10m, mas não afetam significativamente a acuracidade na estimativa de velocidade.

Um segundo projeto observado foi a implementação de receptor empregando um *RF front end* baseado no GP2015, porém com toda a etapa de correlação e processamento realizada por um dispositivo FPGA (*Field Programmable Gate Array*)[8], apresentado nas figuras 11 e 12.



Fig. 11 – Protótipo receptor GPS empregando FPGA. [8]

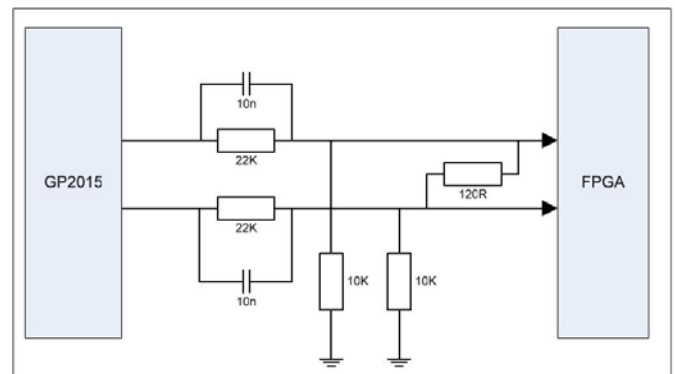


Fig. 12 – Estrutura de receptor GPS baseado em FPGA. [8]

Como último exemplo extraído de uma pesquisa apresentada em 2004 [9-10] uma implementação empregando também como *RF front end* vários canais com o GP2015 e como etapa de correlação e processamento um dispositivo FPGA, apresentado na figura 11.

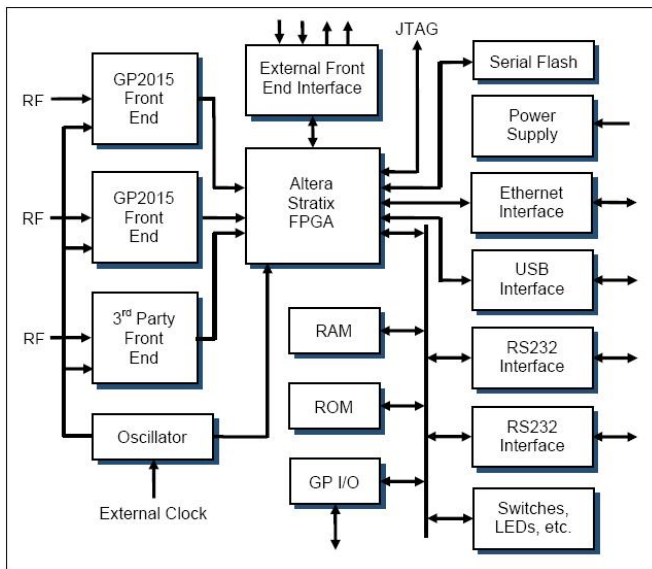


Fig. 13 – Estrutura de receptor GPS. [9]

## VI. CONSIDERAÇÕES FINAIS

A motivação principal do projeto de um receptor GLP-GPS é que os receptores comerciais apresentam requisitos não adequados a veículos de elevada dinâmica de deslocamento. O fato de poder empregar software adaptado aos requisitos necessários, otimizando os processos necessários à designação de posicionamento da plataforma é fator justificante de pesquisas neste sentido.

A disponibilidade de componentes comerciais (COTS), aplicáveis no desenvolvimento de projetos demonstra a viabilidade desta linha de pesquisa, neste estudo foram avaliados os componentes GP4020 e GP2015 ambos fabricados pela Zarlink.

Como foi exposto no item anterior, atualmente existem estudos em andamento que visam a portabilidade de uma descrição das funções de correlator e microprocessador em dispositivos programáveis como CPLD e FPGA, o que demonstra ser a tendência possível de evolução dos sistemas um exemplo é o projeto Namuru FPGA GPS receiver [11-12].

Uma outra possibilidade seguida por alguns pesquisadores é a utilização de rádio definido por software (RDS) na construção da etapa de rádio frequência (RF front end) além da etapa de correlação e processamento tudo integrado na mesma estrutura funcional [1].

A principal vantagem destas novas linhas de pesquisa é aliar o conceito de reusabilidade e portabilidade aos receptores desenvolvidos, adequando os projetos às novas tecnologias disponibilizadas pelos fabricantes.

## REFERÊNCIAS

- [1] A. Greenberg, "Open Source Software for Commercial Off-The-Shelf GPS Receivers", tese de mestrado, Portland State University, 2005.
- [2] Engel F, Heiser G, Mumford P, Parkinson K, Rizos C (2004) An Open GNSS Receiver Platform Architecture, The 2004 International Symposium on GNSS/GPS, 6-8 Dec. 2004, Sydney, Australia.
- [3] T. Ebinuma et al, "A Miniaturised Gps Receiver For Space Applications" Surrey Space Centre, University of Surrey, UK, 2004.

- [4] GP4020 GPS Baseband Processor Design Manual (DM5280), Zarlink Semiconductor, [www.zarlink.com](http://www.zarlink.com) disponível em junho de 2010.
- [5] GP2015 GPS receiver RF Front End (DS4374), Zarlink Semiconductor, [www.zarlink.com](http://www.zarlink.com) disponível em junho de 2010
- [6] Site da comunidade de desenvolvimento de GLP-GPS, <http://gps.psas.pdx.edu/CurrentProjects/> disponível em junho de 2010.
- [7] Site da comunidade de desenvolvimento do eCos e ReedBoot, <http://ecos.sourceforge.org/anoncvs.html>, disponível em junho de 2010.
- [8] K J Parkinson et al, "FPGA Based GPS Receiver Design Considerations", University of New South Wales, Sydney, 2005.
- [9] O. Montenbruck, B. Nortier e S. Mostert, "A Miniature GPS Receiver for Precise Orbit Determination of the Sunsat 2004 Micro-Satellite", German Space Operations Center (GSOC), Wessling, 2004.
- [10] O.Montenbruck et al, "A GPS Receiver for Space Applications"; ION GPS 2001 Conference, Salt Lake City, 2001.
- [11] B. Nortier; "A Spaceborne GPS Receiver"; Tese de Mestrado, University of Stellenbosch, Africa do Sul, 2003.
- [12] F. Engel et al, "An Open GNSS Receiver Platform Architecture", anais do 2004 International Symposium on GNSS/GPS, Sidney, 2004.
- [13] P. Mumford e K. Parkinson, "The Namuru Research Receiver: A Year in Review", anais do International Global Navigation Satellite Systems Society IGNSS Symposium 2009, Sidney, 2009.